

FLAT DISPLAY PANEL

Patent number: JP11086738
Publication date: 1999-03-30
Inventor: GOTO YASUYUKI; KURIHARA KAZUAKI
Applicant: FUJITSU LTD
Classification:
- international: H01J11/02; C23C14/06; C23C16/26
- european:
Application number: JP19970241511 19970905
Priority number(s): JP19970241511 19970905

Abstract of JP11086738

PROBLEM TO BE SOLVED: To reduce a drive voltage and suppress aging deterioration by forming a discharge protective layer with a magnesium oxide layer and an island-like diamond formed on it, or forming the discharge protective layer with the magnesium oxide layer and a diamond-like carbon(DLC) layer formed on it.

SOLUTION: A discharge protective layer made of an island-like diamond or the like is provided to insulate and protect a discharge electrode from a discharge space. A magnesium oxide layer is laminated on a substrate, then an island-like diamond or a DLC layer is formed on the magnesium oxide layer. Since the diamond has an island shape, electrons tend to be emitted easily from its tip, and the drive voltage can be reduced further. Since the DLC has characteristics superior in high hardness, low friction property, abrasion resistance, high light permeability, and chemical stability, and aging deterioration can be prevented when it is installed on the discharge space side exposed to plasma.

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-86738

(43) 公開日 平成11年(1999)3月30日

(51) Int.Cl.⁶
H 01 J 11/02
C 23 C 14/06
16/26

識別記号

F I
H 01 J 11/02
C 23 C 14/06
16/26

B
F

審査請求 未請求 請求項の数 5 O.L (全 5 頁)

(21) 出願番号 特願平9-241511

(22) 出願日 平成9年(1997)9月5日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72) 発明者 後藤 康之

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 栗原 和明

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74) 代理人 弁理士 野河 信太郎

(54) 【発明の名称】 フラットディスプレイパネル

(57) 【要約】

【課題】 駆動電圧が低く、経時劣化が抑制された放電保護層を備えたフラットディスプレイパネルを提供することを課題とする。

【解決手段】 放電電極とそれを放電空間から絶縁し保護する放電保護層を備えるパネル構成において、前記放電保護層が、酸化マグネシウム層とその上に形成されたアイランド状のダイヤモンドとからなるか又は、酸化マグネシウム層とその上に形成されたダイヤモンドライクカーボン層とからなる構成であることを特徴とするフラットディスプレイパネルにより上記課題を解決する。

【特許請求の範囲】

【請求項1】 放電電極とそれを放電空間から絶縁し保護する放電保護層を備えるパネル構成において、前記放電保護層が、酸化マグネシウム層とその上に形成されたアイランド状のダイヤモンドとからなるか又は、酸化マグネシウム層とその上に形成されたダイヤモンドライカーボン層とからなる構成であることを特徴とするフラットディスプレイパネル。

【請求項2】 放電電極を放電空間から絶縁し保護するためのダイヤモンドライカーボン層からなる放電保護層を備えていることを特徴とするフラットディスプレイパネル。

【請求項3】 放電保護層上に、更にアイランド状のダイヤモンドが形成されている請求項2のフラットディスプレイパネル。

【請求項4】 ダイヤモンドライカーボン層が、³ 結合の結晶を主成分として含む請求項1～3のいずれかに記載のフラットディスプレイパネル。

【請求項5】 アイランド状のダイヤモンド及びダイヤモンドライカーボン層が、CVD法により形成される請求項1～4のいずれかに記載のフラットディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、フラットディスプレイパネルに関する。更に詳しくは、本発明は、耐スパッタ性が有り、電子放出特性の良好な放電保護層を備えたフラットディスプレイパネルに関する。

【0002】

【従来の技術】 フラットディスプレイパネルとして、一般にプラズマディスプレイパネルが知られているが、このプラズマディスプレイパネルは、一般に、放電空間を挟んで対向する一対の基板、電極、隔壁、蛍光体層、誘電体層、放電保護層及び放電ガス等の構成要素からなる。ここで、放電保護層は、放電時のイオン衝撃による誘電体層、電極等のPDPの構成要素の劣化を防止するために、放電空間と接するように形成されている。従って、放電保護層の材質及び膜質は、表示の安定化、駆動の容易化及び長寿命化等の上で重要な要素である。

【0003】 放電保護層の材質としては、一般に酸化マグネシウムが使用されている。酸化マグネシウムは、耐スパッタ性が強い物質であり、かつ二次電子放出係数の大きい（電子親和力が0.5 eV前後）、いわゆる高γ物質である。従って、放電保護層に酸化マグネシウムを使用した場合、放電開始電圧が低下し、駆動電圧の許容範囲が広がり、駆動が容易になる。

【0004】

【発明が解決しようとする課題】 しかしながら、表示面の大型化と高精細化が進むにつれて消費電力が増大するので、酸化マグネシウムより電子放出係数の大きい（電

子親和力の小さい）駆動電圧の低い放電保護層の開発が望まれていた。また、更なる長時間表示を実現するためには経時劣化を抑制しうる放電保護層の開発が望まれていた。

【0005】

【課題を解決するための手段】 かかるして本発明によれば、放電電極とそれを放電空間から絶縁し保護する放電保護層を備えるパネル構成において、前記放電保護層が、酸化マグネシウム層とその上に形成されたアイランド状のダイヤモンドとからなるか又は、酸化マグネシウム層とその上に形成されたダイヤモンドライカーボン層とからなる構成であることを特徴とするフラットディスプレイパネルが提供される。

【0006】 更に本発明によれば、放電電極を放電空間から絶縁し保護するためのダイヤモンドライカーボン層からなる放電保護層を備えていることを特徴とするフラットディスプレイパネルが提供される。

【0007】

【発明の実施の形態】 本発明は、プラズマディスプレイパネル（以下PDP）、プラズマアドレス液晶等に適用することができる。この内、PDPに適用することが好ましい。本発明に使用される基体は、基体の使用分野に応じて適宜選択でき、例えば、シリコン基板、石英基板、ガラス基板等の基板や、これらの基板上に、電極、絶縁膜、誘電体層等の所望の構成物を形成した基体が含まれる。

【0008】 次に、放電空間側の基体の表面に放電保護層が形成される。例えば、面放電型のPDPの場合、放電空間側の基体の表面とは、表示側基体の誘電体層を意味する。本発明では、放電保護層は、

①酸化マグネシウム層とその上に形成されたアイランド状のダイヤモンドとからなるか又は、酸化マグネシウム層とその上に形成されたダイヤモンドライカーボン（以下DLC）層からなるか、或いは

②DLC層からなる。

【0009】 まず、①の放電保護層について説明する（図1(a)及び(b)）。この場合、基体1上には酸化マグネシウム層2が積層される。酸化マグネシウム層の形成方法は、特に限定されず、CVD法、蒸着法等の

40 公知の方法をいずれも使用することができる。酸化マグネシウム層の厚さは、0.05～100 μmの範囲であることが好ましい。また、酸化マグネシウム層はフェイズセンターキューピック型の結晶構造を有していることが好ましい。

【0010】 次に、酸化マグネシウム層上にはアイランド状のダイヤモンド3（図1(a)）又はDLC層4

（図1(b)）が形成される。まず、アイランド状のダイヤモンドの個々の形状は、高さ0.01～100 μm、直径0.01～100 μmであることが好ましく、50 このダイヤモンドが10⁴～10¹²個/cm²存在して

いることが好ましい。ここで、ダイヤモンドは、電子親和力が -0.7 eV 程度と、酸化マグネシウムと比べて低いため、それだけ電子を放しやすい性質を有している。更に、ダイヤモンドがアイランド状であるため、その先端から更に電子が放出されやすくなり、駆動電圧をより低減することができる作用も有する。

【0011】アイランド状のダイヤモンドの形成方法としては、当該分野で公知の方法をいずれも使用することができる。例えば、ECRマイクロ波プラズマCVD法、マイクロ波プラズマCVD法、熱フィラメントCVD法等が挙げられる。これらのCVD法に使用する原料ガスとしては、メタン、アセチレン、アセトン、メタノール、エタノール、CO等の炭素原料ガスと水素ガスとの混合ガスが好ましい。更に、炭素原料ガス/水素ガス=10%（体積比）以下、好ましくは0.05~3%とすることにより、形成されるダイヤモンドを(111)配向とすることができます。この(111)配向のダイヤモンドを使用すれば、更に電子を放しやすくなることができるので、駆動電圧をより低減することができる。

【0012】一方、DLCは、アモルファス状のカーボンとも称されており、例えばJ.Vac.Sci.Technol.A 5 (6), Nov/Dec 1987の3287~3312にDLCの製造方法とそれを磁気記録媒体の保護層として使用することが記載されている。このDLCは、高硬度、低摩耗性、耐磨耗性、高光透過性、化学的安定性等の優れた特性をもつため、フラットディスプレイパネルのプラズマに晒される放電空間側に設置することにより、フラットディスプレイパネルが経時劣化することを防ぐことができる。DLC層の厚さは、0.001~10μmであることが好ましい。また、DLC層中にはsp³結合の結晶が主成分として含まれていることが好ましい。ここで、主成分とは、少なくとも50重量%以上を意味し、好ましくは60重量%以上を意味する。また、窒素等の不純物を1重量%以下の割合で含んでいてもよい。

【0013】DLCの形成方法としては、当該分野で公知の方法をいずれも使用することができる。例えば、イオンビーム蒸着法等の蒸着法、DCマグネットロンスパッタ法等のスパッタ法、プラズマ源として熱フィラメント、RF、ECR電源等を使用したプラズマCVD法等が挙げられる。なお、DLC層上に、更にアイランド状のダイヤモンドを形成してもよい。

【0014】次に、②の放電保護層について説明する（図2）。この場合、基体1上には酸化マグネシウム層の代わりにDLC層5が放電保護層として形成される。DLC層の厚さ、製造方法等は、上記①の場合と同じ条件とすることができます。また、DLC層上に、更にアイランド状のダイヤモンドを形成してもよい。次に、本発明の放電保護層のフラットパネルディスプレイへの適用例を以下に示す。以下では、フラットパネルディスプレイとして、PDPを例として説明するが、これに限定さ

れるものではない。

【0015】図3は、本発明を好適に使用することができるPDPの一例を示す図である。なお、図3の構成は一例であり、本発明はこれに限定されることはない。AC型、DC型等どのような形式のPDPにも適用することができる。図3は、一般的な間接放電形式（AC型）の面放電型PDPの一画素に対応する概略斜視図であり、蛍光体層の配置形態による分類では、反射型に属し、かつ3電極構造のPDPを示している。

10 【0016】図3のPDP11は、一对の基板12と15が対向して配置されている。基板としては、ガラス基板、石英基板、シリコン基板等を使用することができる。基板12には、一对の表示電極（サスティン電極）XとYが平行に形成され、表示電極XとYを覆うように基板12上に壁電極によって放電を維持する交流（AC）駆動用の誘電体層13が形成され、更に誘電体層13上に放電保護層14が形成されている。誘電体層は、一般に低融点ガラスペーストを塗布・焼成することにより形成することができる。この放電保護層は、上記で説明したように酸化マグネシウム層とアイランド状のダイヤモンド又はDLC層からなるか、或いはDLC層からなる。

20 【0017】一方、基板15には、平面的に見て表示電極XとYに直交する位置に複数のストライプ状のアドレス電極Aが形成され、該アドレス電極Aを覆うように基板15上に誘電体層16が積層されている。ここでアドレス電極は、Ag、Au、Al、Cu、Cr及びそれらの積層体（例えばCr/Cu/Cr）等から構成され、スパッタ法、蒸着法等の成膜法とエッチング法を組み合わせることにより、所望本数、厚さ、幅及び間隔で形成することができる。

30 【0018】更に、隣接するアドレス電極A間かつ該アドレス電極Aと平行になるように複数のストライプ状の隔壁17が形成されている。隔壁17は、上記本発明のパターン形成方法により形成することができる。次いで、隣接する隔壁17の側面及びアドレス電極A上には蛍光体層18が形成されている。本発明では基板15、アドレス電極A、誘電体層16、隔壁17及び蛍光体層18が、上記基体に対応する。

40 【0019】次に、19は放電空間を示し、表示電極XとYの延伸方向に単位発光領域（以下EU）毎に区画され、かつその間隙寸法が規定されている。なお、放電空間19には、所望の放電ガスが封入されている。PDP11は、図3のように1つの画素EGに対応する3つのEUのそれぞれにおいて、表示電極Yとアドレス電極Aとの交差部に表示又は非表示を選択するための選択放電セルが確定されている。また、表示電極XとYの間に主放電セルが確定されている。

50 【0020】ここで、蛍光体層18は、面放電により生じるイオンによる衝撃を避けるために、表示電極XとY

と反対側の基板15上の隔壁17間に設けられている。この蛍光体層18は、一般に、主放電セルの面放電により生じる真空紫外線を可視光に変換することによって発光する。蛍光体層18で発光した光は、誘電体層13及び基板12を透過して外部へ射出される。つまり、PDP11では、基板12の外面が表示面となる。

【0021】表示電極XとYは、蛍光体層18に対して表示面D側に配置されるので、面放電を広範囲とし、かつ表示光の遮光を最小限とするために、幅の広い透明導電膜20とその導電性を補うための幅の狭い金属膜(バス電極)21とから構成されている。透明導電膜は、例えばITO(酸化インジウム+酸化スズ)やネサ(酸化スズ)等の酸化金属から構成され、蒸着等の成膜法とエッチング法を組み合わせることにより、所望の本数、厚さ、幅及び間隔で形成することができる。一方、バス電極は、Ag、Au、Al、Cu、Cr及びそれらの積層体(例えばCr/Cu/Cr)等から構成され、スパッタ法、蒸着法等の成膜法とエッチング法を組み合わせることにより、所望本数、厚さ、幅及び間隔で形成することができる。

【0022】上記のようにPDP11は表示電極XとYを覆い、放電を維持するための誘電体層13をもつ基板12(表示側基板)と、放電空間19を区画するための隔壁17をもつ基板15(背面基板)の2枚の基板を貼り合わせることにより構成されている。

【0023】

【実施例】

実施例1及び比較例1

まず、ガラス基板12上に一对の表示電極XとYを形成した。表示電極XとYは、それぞれITOからなる透明導電膜20とCr/Cu/Crの積層体からなる金属膜21との積層体である。次いで、表示電極XとYが形成されたガラス基板12上に50μmの低融点ガラスからなる誘電体層13を積層した。更に、誘電体層上に酸化マグネシウム層を積層した。

【0024】この後、DCマグネットロンスパッタ法により酸化マグネシウム層上に20nmのDLC層を積層した。なお、DLC層の積層条件は、積層温度を室温、スパッタ用ターゲットをグラファイトの焼結体、スパッタガスをArガス、パワー密度を0.25W/cm²とした。このDLC層をラマン分光法で調べたところ、sp³結合の結晶が約60重量%含まれていることが判つた。

【0025】上記方法により放電保護層14が、酸化マグネシウム層とDLC層の積層体からなるPDPの表示側基板を形成することができた。次に、ガラス基板15上にCr/Cu/Crの積層体からなるアドレス電極Aを形成した。次いで、アドレス電極Aが形成されたガラス基板上に50μmの低融点ガラスからなる誘電体層16を積層した。この誘電体層16上に隔壁材料層を積層

し、サンドブラスト法によりバーニングした後、熱処理を施すことにより硬化させて隔壁17を形成した。次いで、隔壁17の側壁及び隔壁間の誘電体層16上に蛍光体層18を形成することにより背面基板を形成することができた。

【0026】表示電極XとYと、アドレス電極Aとが直交するように表示側基板と背面基板を貼り合わせ、放電空間19に放電ガスを封入することにより図4に示す如きPDP11を製造することができた。なお、比較例1として、放電保護層としてDLC層を形成していない、即ち酸化マグネシウム層のみのPDPも同時に製造した。

【0027】実施例1と比較例1のPDPを駆動した場合、実施例1のPDPは比較例1のPDPの0.9倍の駆動電圧で動作させることができた。実施例1のPDPの駆動電圧が低減したのは、DLC層が電子親和力が小さく、電子を放出しやすいため、より低い電圧でプラズマ発光に必要な二次電子を放出できたためであると考えられる。

【0028】なお、DLC層を60nmとすること以外は、実施例1と同様にして形成したPDPでも、比較例1のPDPの0.9倍の駆動電圧で動作させることができた。

実施例2

DLC層の代わりに、以下の方法でアイランド状のダイヤモンドを酸化マグネシウム層上に形成すること以外は、実施例1と同様にしてPDPを製造した。

【0029】アイランド状のダイヤモンドは、ECRマイクロ波プラズマCVD法により、個々のダイヤモンドが直径約1μm、高さ約0.5μmであり、10⁸個/cm²の密度を有していた。なお、アイランド状のダイヤモンドは、図4に示す装置を使用して形成した。図4中、参照番号31はマグネットロン、32は反応ガス導入経路、33はマグネットコイル、34はプラズマ発生室、35は基体、36は基体搬送機構を意味している。

【0030】形成されたアイランド状のダイヤモンドをラマン分光法で調べたところ、アモルファス成分が含まれておらず、ダイヤモンド成分のみで形成されていることが判った。また、基板を純水中に浸漬し、超音波により洗浄してもアイランド状のダイヤモンドの脱落は、全く観察されなかった。実施例2と比較例1のPDPを駆動した場合、実施例1のPDPは比較例1のPDPの0.85倍の駆動電圧で動作させることができた。実施例1のPDPの駆動電圧が低減したのは、アイランド状のダイヤモンドの先端が鋭角になっており、この部分に電界が集中しやすいためであると考えられる。また、ダイヤモンド自体が電子親和力が小さく、電子を放出しやすいため、より低い電圧でプラズマ発光に必要な二次電子を放出できたためであると考えられる。

【発明の効果】本発明によれば、放電空間に接する側にDLC層又はアイランド状のダイヤモンドが形成されているため、駆動電圧を低減することができると共に、放電保護層の経時劣化が抑制されたフラットディスプレイパネルを提供することができる。

【図面の簡単な説明】

【図1】本発明のフラットディスプレイパネルの要部の概略断面図である。

【図2】本発明のフラットディスプレイパネルの要部の概略断面図である。

【図3】本発明のPDPの概略斜視図である。

【図4】アイランド状のダイヤモンドの形成装置の概略図である。

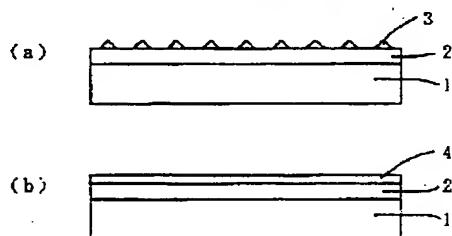
【符号の説明】

- 1 基体
- 2 酸化マグネシウム層
- 3 アイランド状のダイヤモンド
- 4、5 DLC層

- 11 PDP
- 12、15 基板
- 13、16 誘電体層
- 14 放電保護層
- 17 隔壁
- 18 堂光体層
- 19 放電空間
- 20 透明導電膜
- 21 金属膜
- 10 31 マグネットロン
- 32 反応ガス導入経路
- 33 マグネットコイル
- 34 プラズマ発生室
- 35 基体
- 36 基体搬送機構
- A アドレス電極
- D 表示面
- X、Y 表示電極

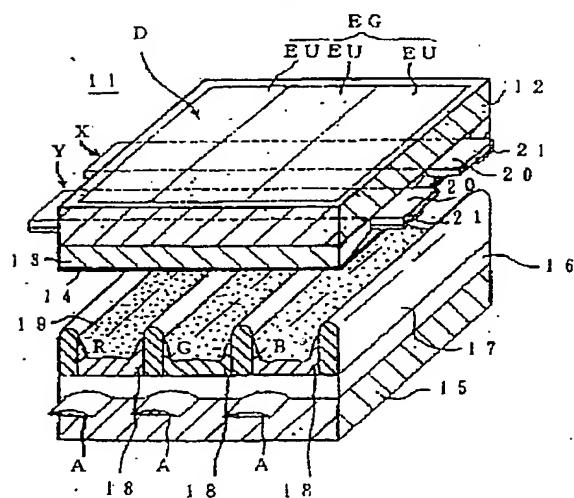
【図1】

本発明のフラットディスプレイパネルの要部の概略断面図



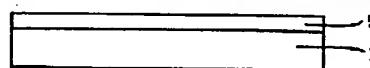
【図3】

本発明のPDPの概略斜視図



【図2】

本発明のフラットディスプレイパネルの要部の概略断面図



【図4】

アイランド状のダイヤモンドの形成装置の概略図

